

금속산화물 반도체 기반 박막 트랜지스터의 안정성 분석 기술

Stability Evaluation Techniques for Metal-Oxide Semiconductor-based Thin-Film Transistors

호동일 | Dongil Ho

Department of Chemical Engineering, Kongju National University,
1223-24, Cheonan-daero, Seobuk-gu, Cheonan-si, Chungnam 31080, Korea
E-mail: dongilho@kongju.ac.kr

1. 서론

디스플레이 산업의 기술 발전과 함께 초고해상도 및 고프레임 속도를 갖춘 유기 발광 다이오드(OLED)를 구현하기 위해 고속 스위칭이 가능한 박막 트랜지스터(TFT)의 수요가 증가하고 있다. 여러 소재중에서 금속산화물 기반 반도체는 이러한 기술적 요구를 충족할 수 있는 차세대 평판 디스플레이 기술로 발전하고 있으며, 2004년에는 TFT 채널 소재로 적용가능한 amorphous indium-gallium-zinc oxide(a-IGZO)를 개발하여 우수한 전기적 특성이 구현되었다.

금속산화물 반도체는 높은 이동도($10 \text{ cm}^2/\text{V}\cdot\text{s}$ 이상)와 광학적 투명성 등의 장점을 제공하여, 기존 비정질 실리콘(a-Si)의 대체 소재로 주목을 받고 있다. 또한, 균일성, 제조 비용 및 대면적 공정 가능성 측면에서도 저온폴리실리콘(LTPS) 대비 우수한 특성을 가진다.¹ 이러한 장점으로 인해 LG, 삼성, Hitachi 등 다양한 기업이 AOS TFT 기반의 능동형 매트릭스 유기 발광 다이오드(AMOLED)를 개발하였으며, 2012년에는 Sharp에서 최초로 상업용 a-IGZO TFT 기반 디스플레이를 출시하였다. 이후, a-IGZO TFT는 초고해상도(UHD) 대형 OLED TV에 적용되는 핵심 반도체 소자로 자리매김하였다.

그러나 이러한 장점에도 불구하고 금속산화물 반도체의 안정성과 신뢰성 문제는 여전히 해결해야 할 과제로 남아 있다.² 특히 전압, 조명, 열, 방사선 등의 외부 스트레스가 금속산화물 반도체의 전기적 성능을 저하시킨다는 것이 보고되었다. 이러한 외부 스트레스가 금속산화물 반도체 기반 TFT의 불안정성을 유발하는 주요 원인으로는 반도체 벌크내 구조적 결함, 백채널(back-channel), 절연층, 반도체-절연체 계면(interface) 등과 관련이 있다.³ 구조적 결함으로는 원자 공공(vacancy), 치환(substitution), 안티사이트(anti-site), 간접 원자(interstitial atoms), 비포화 결합(dangling bond) 등이 있으며, 이러한 결함들은 금속산화물 반도체의 밴드갭(band gap) 내 서브갭(sub-gap) 상태를 형성하여 전기적 성능을 저하시키게 된다.⁴ 이에 따라 금속산화물 반도체 기반 TFT가 외부 스트레스에 내구성을 지니고 장시간 안정적으로 동작할 수 있도록 다양한 접근법이 연구되고 있는 추세다.⁵

본 총설에서는 몇 가지 대표 외부 스트레스 유형(전압, 조명, 열, 방사선)으로 인해 발생하는 금속산화물 반도체 기반 TFT의 열화 메커니즘을 설명하고, 이를 분석할 수 있는 기술을 소개하고자 한다. 이는 금속산화물 반도체

Author



호동일

2017
2022
2022-2024
2024-현재

서강대학교 화학생명공학과 (학사)
서강대학교 화학생명공학과 (박사)
Technische Universität Dresden, Institut für Angewandte Physik (Post-Doc.)
국립공주대학교 화학공학부 조교수

기반 TFT의 전기적 특성을 파악하고 성능과 동작 안정성이 우수한 차세대 디스플레이 소재로서 활용되는데 유용하게 적용 가능할 것으로 생각된다.

2. 본론

2.1 금속산화물 반도체 소자 열화의 기초

금속 산화물 반도체 소자는 다양한 물리적, 화학적 요인에 의해 열화가 발생할 수 있다. 이 중 가장 중요한 요인 중 하나로는 산화물 반도체 내부의 결함 생성이다. 반도체 채널 내 쉘로우 도너 상태(shallow donor states)의 형성과 반도체-절연체 경계면 및 절연층에서의 양전하 트랩(positive charge trapping)으로 인해 문턱 전압(V_{th})이 음의 방향으로 이동하거나 이동도의 증가가 발생할 수 있다. 반면, 벌크 반도체 내 유사 억셉터 트랩(acceptor-like trap) 형성과 반도체-절연체 경계 및 절연층에서의 음전하 트랩 형성은 V_{th} 이 양의 방향으로 이동하는 것을 유발하고 이동도를 감소시킨다. 추가적으로, 외부 스트레스로 인해 형성된 결함 상태는 V_{th} 근처에서 TFT의 스위칭 성능을 나타내는 SS(Subthreshold Swing) 파라미터를 저하시킬 수 있다. SS 값은 금속산화물 반도체 기반 TFT의 계면 트랩 밀도가 증가할수록 커지며, 이는 곧 스위칭 성능이 떨어짐을 의미한다. 외부 스트레스로 인해 다양한 전기적 특성이 변할 수 있지만, V_{th} 의 변화는 금속산화물 반도체 기반 TFT의 동작 안정성을 평가하는 데 있어 가장 중요한 요소 중 하나이다.

금속산화물 반도체 내부의 결함을 논할 때 중요하게 다뤄야 할 요소 중 하나가 산소 공공(oxygen vacancy)이다. 산소 공공은 반도체 내에서 전자 공급원 역할을 하며, 과도한 산소 공공은 채널 내 과도한 전자 농도를 유발하여 V_{th} 이 감소하고 이동도가 증가하는 결과를 초래할 수 있다. 반면, 특정 외부 스트레스 하에서 산소 공공이 재배열되거나 이동하면서 새로운 트랩 상태를 형성하면 V_{th} 의 불안정성이

증가하고 소자의 신뢰성이 저하될 수 있다. 따라서 금속산화물 반도체 기반 TFT의 안정성을 평가하기 위해서는 다양한 외부 스트레스 유형에 대한 소자 열화 분석이 필수적이다.

2.2 전압에 의한 금속산화물 반도체 소자의 열화

먼저, 전압 바이어스 스트레스(voltage bias stress)에 대한 금속산화물 반도체의 안정성은 주로 벌크 반도체 내 고유 구조적 결함(intrinsic structural defects)으로 인해 영향을 받는다. 이러한 결함에는 이온 공공(ion vacancies), 치환, 비포화 결합 등이 포함된다. 예를 들어, 금속산화물 반도체 기반 TFT의 게이트 전극에 양의 바이어스 스트레스(positive bias stress, PBS)가 일정 시간 동안 가해지면, TFT 전이 특성 곡선(transfer curve)이 양의 방향으로 이동하며, 드레인 전류(drain current)가 지속적으로 감소하는 현상이 발생한다. 이는 음전하를 띤 트랩(negatively charged traps) 때문이며, 전자가 채널과 반도체-절연체 계면의 트랩에 포획된 후 절연층으로 주입되기 때문이다. 결과적으로, 반도체 및 절연체 내 국소적으로 트랩된 음전하가 증가하면서 적절한 드레인 전류를 흐르게 하기 위해서는 더 높은 게이트 전압이 필요하게 된다(그림 1a).

반면, 게이트에 음의 바이어스 스트레스(negative bias stress, NBS)가 가해지면, 이온화된 산소 공공(V_O^{2+})의 형성에 에너지가 낮아지면서 양전하를 띤 도너 상태(positively charged donor states)가 쉽게 생성될 수 있다. NBS가 적용되는 동안, V_O^{2+} 는 반도체-절연체 계면으로 이동하여 양전하를 띤 트랩(positively charged traps)으로 작용하게 된다. 따라서, 이러한 현상은 추가적인 전자들을 유도하며 V_{th} 의 음의 방향 이동을 초래하게 된다(그림 1b).

2.3 조명에 의한 금속산화물 반도체 소자의 열화

전압 바이어스 스트레스가 금속산화물 반도체 기반 TFT에 미치는 영향 외에도, 조명(illumination) 역시 소자의 성능

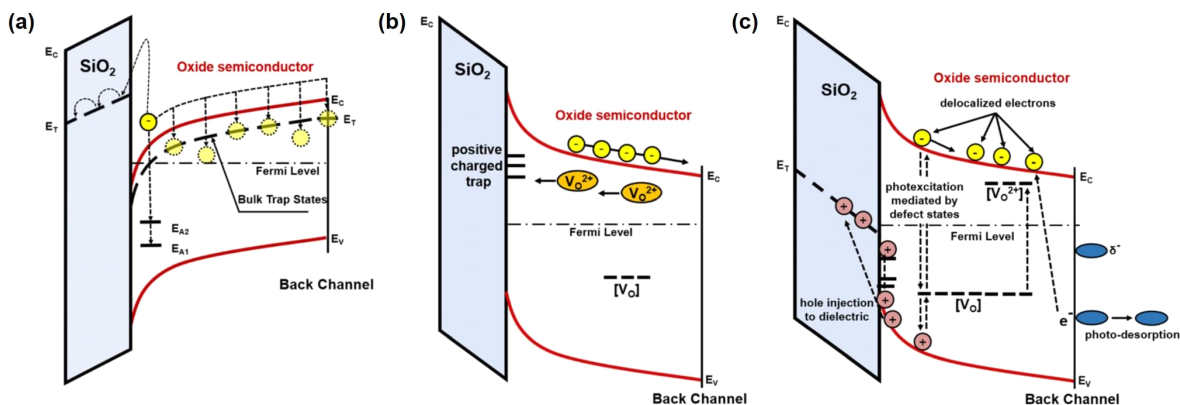


그림 1. (a) 양의 바이어스 스트레스(PBS), (b) 음의 바이어스 스트레스(NBS), 그리고 (c) 음의 바이어스 조명 스트레스(NBIS) 하에서 금속산화물 반도체의 열화 메커니즘 개략도.^{5,6}

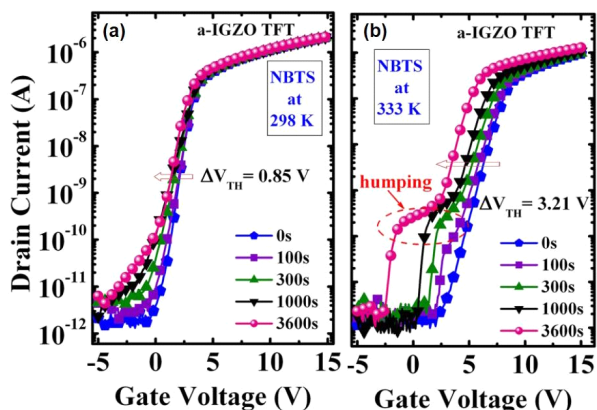


그림 2. 두 온도 조건 (a) 298 K와 (b) 333 K에 대한 음의 바이어스 열 스트레스(NBTS) 하에서 전이 특성 곡선 비교.⁷⁾

저하를 유발할 수 있다. 디스플레이 어레이에서 TFT는 백라이트 유닛으로 인해 광 노출을 피할 수 없으며, 특히 투명 전자소자의 경우 외부 조명에 지속적으로 노출될 수밖에 없다.

음의 게이트 바이어스가 적용된 상태에서 빛이 조사되면, 일반적으로 전이 특성 곡선이 음의 방향으로 이동하는 것으로 알려져 있다. 조명은 결함 상태에 의해 매개된 전자-정공 쌍의 생성을 유도하며, 중성 산소 공공(V_O)의 광 여기(photoexcitation)를 통해 이온화된 산소 공공(V_O^{2+})을 형성한다. 음의 게이트 바이어스가 가해지면, 광 여기된 정공은 프론트 채널(front channel) 쪽으로 이동하게 된다. 이 과정에서 생성된 정공들은 계면 트랩에 포획된 후, 결국 절연층으로 주입된다. 또한, 조명에 의해 V_O 가 얇은 V_O^{2+} 로 전이되면서 전도대 최소(conduction band minimum, CBM)에 추가적인 비국소화된 자유전자(delocalized electrons)가 생성된다. 특히 대기 중에서의 빛 노출은 금속산화물 반도체의 백채널 표면에서 산소 탈착을 유도하며, 이로 인해 채널 내 자유 전자 농도가 증가한다. 따라서, 음의 바이어스 조명 스트레스(negative bias illumination stress, NBIS)는 동일한 드레인 전류를 얻기 위해 필요한 V_{th} 감소를 초래하며, V_{th} 의 음의 방향 이동을 유발한다(그림 1c).

2.4 열에 의한 금속산화물 반도체 소자의 열화

고온 역시 금속산화물 반도체 기반 TFT의 전기적 성능 저하를 유발하는 것으로 알려져 있다. 디스플레이 픽셀 어레이가 장시간 동작하면, 회로 내 저항으로 인해 발생하는 열이 TFT에 열적 스트레스를 가할 수 있다.

열 스트레스가 금속산화물 반도체에 가해지면, 반도체 내 전자가 가속되어 높은 운동 에너지를 갖게 된다. 높은 에너지를 가진 전자들은 금속 양이온 및 산소 음이온과 충돌하며, 화학 결합을 파괴하고 간섭 결함(interstitial defects) 및 공공 결함(vacancy defects)을 생성한다. 이에 따라 TFT의 V_{th} 이동과 함께 전이 특성 곡선에서 심각한 험프(hump) 현상을 초래하게 된다(그림 2).

2.5 방사선에 의한 금속산화물 반도체 소자의 열화

최근 전자 소자가 의료, 우주, 에너지 산업과 같은 가혹한 환경에서 자주 사용됨에 따라 고에너지 광자 및 입자와 같은 이온화 방사선에 노출되었을 때 발생하는 소자 열화 현상에 대한 연구가 주목을 받고 있다.

이온화 방사선은 반도체 채널 결함, 구조적 불규칙성, 그리고 절연체 및 반도체-절연체 계면에서의 전자 트랩을 형성함으로써 금속산화물 반도체 기반 TFT의 전기적 성능 저하를 유발한다. 이때 유도되는 주요 결함은 산소 공공이 그 원인으로 밝혀졌다. 방사선에 의해 생성된 산소 공공은 얇은 도너 또는 깊은 트랩 상태로 작용할 수 있다. CBM 근처에 형성된 얇은 도너는 과잉 캐리어를 생성하여 V_{th} 의 이동을 유발하게 된다. 밴드 테일(band-tail) 및 밴드갭 중앙(mid-gap)에 존재하는 깊은 트랩 상태(deep-trap states)는 오랜 시간 동안 정공과 전자를 포획하여, SS 증가 및 캐리어 이동도 변화를 초래한다.

TFT 채널 결함 외에도, 고에너지 이온화 방사선은 절연층에서 전자-정공 쌍의 생성을 유도하며, 절연체 및 반도체-절연체 계면 내 국소적 트랩 상태를 형성하여 소자의 성능 저하를 야기하는 것으로 알려져 있다(그림 3).

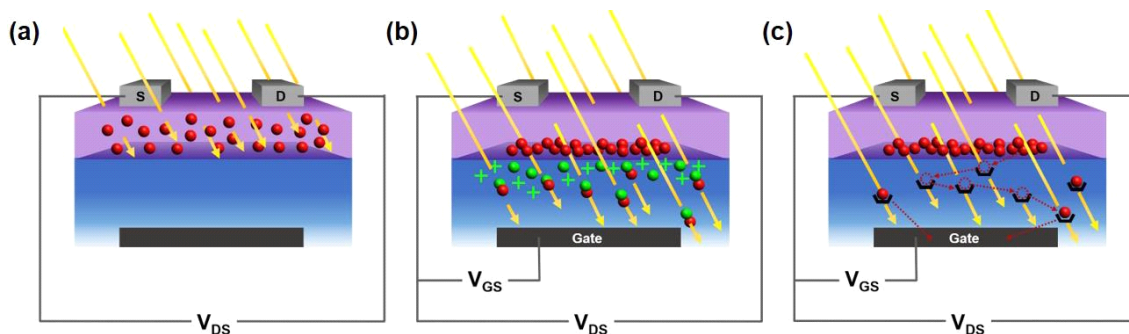


그림 3. 방사선 조사에 의한 금속산화물 반도체 기반 TFT의 열화 메커니즘 모식도: (a) 방사선으로 유도된 채널 전도성, (b) 절연층에서 트랩되는 전하의 축적, 그리고 (c) 절연층에 생성되는 전자 트랩들을 통해 채널층의 전자들이 터널링.⁸⁾

3. 결론

본 총설에서는 외부 스트레스에 의해 금속산화물 반도체 기반 TFT에서 발생하는 열화 메커니즘과 그 분석 방법을 다루었다. 외부 스트레스가 반도체 소자의 동작 불안정성을 유발하는 주요 원인은 반도체 벌크 내 구조적 결함, 백채널, 절연층, 반도체-절연체 계면 등과 밀접하게 관련되어 있으며, 이러한 요인들은 이동도, V_{th} , SS와 같은 전기적 특성의 변화를 초래한다. 이를 정밀하게 분석함으로써 소자의 안정성을 평가할 수 있으며, 이러한 분석 기술을 바탕으로 성능과 신뢰성이 향상된 차세대 금속산화물 반도체 기반 TFT의 개발이 가능할 것으로 기대된다.

참고문헌

1. E. Fortunato, P. Barquinha, and R. Martins, *Adv. Mater.*, **24**, 2945 (2012).
2. L. Petti, N. Munzenrieder, C. Vogt, H. Faber, L. Buthe, G. Cantarella, F. Bottacchi, T. D. Anthopoulos, and G. Troster, *Appl. Phys. Rev.*, **3**, 021303 (2016).
3. K. Ide, K. Nomura, H. Hosono, and T. Kamiya, *Phys. Status Solidi A*, **216**, 1800372 (2019).
4. P.-T. Liu, C.-H. Chang, and C.-J. Chang, *Appl. Phys. Lett.*, **108**, 261603 (2016).
5. Y. Kim, and C. Kim, *J. Mater. Chem. C*, **11**, 7121 (2023).
6. D. Ho, H. Jeong, S. Choi, and C. Kim, *J. Mater. Chem. C*, **8**, 14983 (2020).
7. J. Raja, K. Jang, N. Balaji, W. Choi, T. Thuy Trinh, and J. Yi, *Appl. Phys. Lett.*, **102**, 083505 (2013).
8. D. Ho, S. Choi, H. Kang, B. Park, M. N. Le, S. K. Park, M.-G. Kim, C. Kim, and A. Facchetti, *ACS Appl. Mater. Interfaces*, **15**, 33751 (2023).